

静电放电概论

第五部分—器件之敏感度及测试

© 2014, 静电放电协会, 纽约州罗马市

本系列第二部份 (*ESD 控制原则及 ESD 控制方案建立*) 指出, 静电控制方案之所以能成功, 关键因素是确认这些项目 (组件、组件和成品) 是否属静电放电敏感物体 (ESDS); 若是, 则需确认其敏感度为何。ESDS 对 ESD 事件的敏感度, 是依其放电能量消散或分流的能力, 或其耐流及耐压程度来认定。虽然能量或 (尖峰) 电流是极重要的参数, 但 ESD 敏感度通常是以耐受电压来分类。耐受电压则依放电电压而定, 不是依 ESDS 的测量电压。我们在第二部分中提到:

确立厂区的静电控制目标。目前使用的静电放电敏感物体 (ESDS) 中, 哪种对 ESD 最敏感? 制造或运送中产品的耐受电压等级为何? 若想知道相关规定, 最好先了解厂房各种设备对人体模型 (HBM) 和带电器件模型 (CDM) 的敏感度。*ANSI/ESD S20.20* 中有 HBM 100 伏特敏感物体控制方案的相关规定。

自动化设备中的某些器件可能更易发生放电损害, 其它器件则倾向因人员处理而导致损害。在第五部分中, 我们将介绍各种模型和测试流程, 并依特性及定义将各种组件的 ESD 敏感度分级。这些测试流程主要是针对两种 ESD 事件模式: 人体模型 (HBM) 和带电器件模型 (CDM)。这些模型用于执行组件测试, 无法含括所有可能的 ESD 事件, 且现场和测试系统间的放电并无直接相关性。虽然如此, 这些模型已成功证实可仿造 99% 以上的 ESD 现场故障特性; 而且, 相较于真实世界事件中相同的放电电压, 这些模型在测试系统中的耐受电压通常预设为最坏情况。配合标准化的测试流程, 产业可以:

- 开发并量测合宜的芯片上保护装置。
- 进行器件之间的比较。
- 作为静电放电敏感度的分级系统, 以协助进行ESD设计和监测, 并符合制造和装配环境要求的条件。
- 应备妥测试流程说明书, 确保成果的可靠度及重复性。

人体模型表现 (HBM) 测试

静电放电损害最常见的原因是, 人体或带电材料将静电荷直接移转至静电放电敏感物体 (ESDS) 上。在地板上行走时, 身体便开始累积静电荷。手指轻触 (或靠近) ESDS 或组件的导电引线时, 身体便会放电, 且可能使器件受损。这种放电模式称为「人体模型」(HBM)。

在各种 ESD 器件敏感度分级模型中, 人体模型是最早也最普遍使用的。HBM 测试模型是指当个体站立时, 其指尖的放电传递至器件上。该模型通过一个开关组件, 以高欧姆电阻器 (通常为兆欧级) 将 100 pF 电容器充电后, 在待测器件和与之相串联的一个 1,500

欧姆电阻器上放电，器件最后接地或到达低电位。十九世纪时，这种模型是用来调查矿坑中的气体混合物爆炸事件。军方采用了这种模型（*军用标准 MIL-STD-883 方法第 3015 号*），另在 *ANSI/ESDA-JEDEC JS-001: 静电放电敏感度测试*—人体模型中亦引用。本份文件取代之前的 ESDA 和 JEDEC 方法（分别为 *STM5.1-2007* 和 *JESD22-A114F*）。简易版的人体放电模型电路图（测试系统无寄生效应）详图 1。

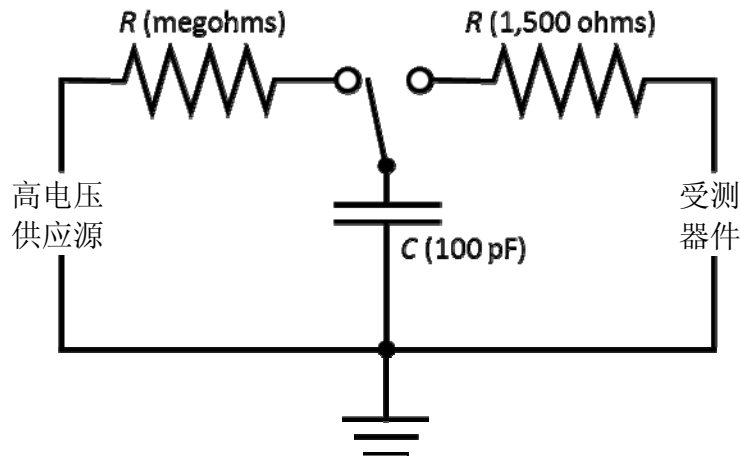


Figure 1: Typical (simplified) Human Body Model Circuit

典型的 HBM 波形有 2 至 10 奈秒的上升时间、0.67 安培 / 千伏特的电流，及 200 奈秒脉冲宽度的双重指数信号衰减波形。典型情况下，HBM 的脉波能量是导致故障的决定性参数。

人体模型（HBM）ESD 敏感度的测试通常采用自动化测试系统进行。测试系统中的器件经继电器矩阵进行接点，一脚位接触 HBM 网络（称「ZAP 脚位」），其余触片连接测试器的接地面（称「脚位接地」）。随着今天的高脚位数器件，我们不可能针对所有可能的应力组合进行完整的测试，因此必须选择保证有足够涵盖范围脚位组合，才能进行弱应力组合检测。这些必须加压的组合可在目前的 HBM 标准中有规定。在人体模型网络中产生的波形会发生静电放电（ESD）。器件在参数上和功能上的测试结果若不符合数据表的各项参数，就可认定是故障的。

必须说清楚的是，*JS-001* 的人体模型提到「*问题处理*」。知名的 *IEC 61,000-4-2* 有时也称为「人体放电模型」，但该模型是针对一个系统中不同操作条件下发生的各种 ESD 事件，故仅适用于 *该系统而已*。*IEC 61,000-4-2* 和 *JS-001* 的波形和严谨度无法互比。*JS-001* 对于处理问题才是有意义的。

带电器件模型（CDM）测试

电荷从 ESDS 移转至低电位的导电表面也是一种 ESD 事件。例如，某个器件经组件送料器脱出时即可能带电。若该器件接着碰触插装头或另一低电位的导电性金属表面，可能会快速放电至该金属表面。这种放电事件称为「带电器件模型」（CDM），对某些设备来说，可导致比 HBM 更严重的损害。虽然放电的持续时间非常短—通常低于 1 奈秒—

尖峰电流可达到几十安培，使器件内的电压明显下降，最后导致电介质（如栅极氧化物）因电压过大而故障。

器件的 CDM 测试标准 (*ESD STM5.3.1: 静电放电敏感度测试—带电器件模型* 以及 *JEDEC 标准 JESD22-C101: 微电子组件的静电放电耐受临界值—电场感应带电器件模型测试方法*) 原分别发表于 1999 年和 2000 年。测试流程包括将器件至于电场板，其导电引线朝上，充电，然后将器件放电。所有脚位都在带正电及负电后放电。图 2 显示典型的 CDM 测试电路，器件可直接充电。CDM 5.3.1 ESDA 文件的最后版本是 2009 年。*JEDEC/ANSI/ESDA* 的联合 CDM 标准 (*JS-002-2014*) 将于近期公布。

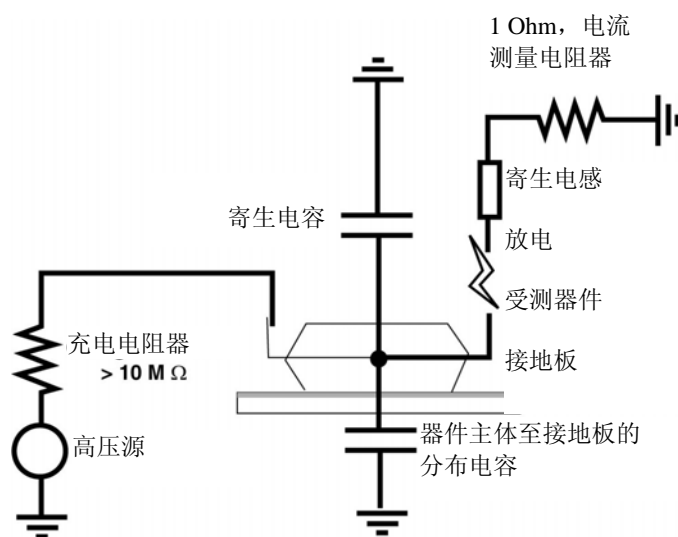


图2：典型带电器件模型

其它测试方法

机器模型 (MM) 测试

带电的导电物体也会发生放电，如金属工具或自动化设备、夹具等。「机器模型」源于日本，最初是为了尝试建立 HBM 事件的最坏情况。这个 ESD 模型是一个 200 pF 电容直接对组件放电，输出电路中没有直流串联电阻。放电波形可以振荡，上升时间和脉冲宽度与 HBM 类似。机器模型通常会有与人体模型同样的物理性故障模式，但在明显较低的水平。

使用静电放电协会标准 (*ESD S5.2 静电放电敏感度测试—机器模型*) 进行器件的机器模型敏感度测试，其测试流程与 HBM 类似。基本测试设备和应力组合是相同的，测试头则不同。MM 的版本没有 1,500 欧姆的电阻器，但其它如测试板和插座等，通常会跟 HBM 的一样。图 2 的串联电感塑造振荡机器模型波形的主导寄生组件。串联电感是以各种波形参数，如尖峰电流、上升时间，以及波形周期等规范来间接定义。但这并不是很好的定义方式。因此，对于不同的测试器，MM 的耐受电压可能会不同。至少有一个因子是在 2-5 之间，尽管两种测试系统均符合现行标准。测试结果不具重复性，而 HBM 的

良好重复性则可针对相同的故障模式，故 HBM 是业界今天鲜少采用 MM 的主因。JEDEC 和 ESDA 不推荐以机器模型来做产品的合格认证，而建议以 HBM 和 CDM 取代。然而，ANSI/ESDA MM 5.2 文件的最后版本是 2013 年，基于前述「白皮书」中的争言论点，测试流程因而重新分级，从「标准」到「标准测试方法」。集成电路（ICs）的机器模型测试应限制于不具耐受电压和电场充电相关性的故障分析。

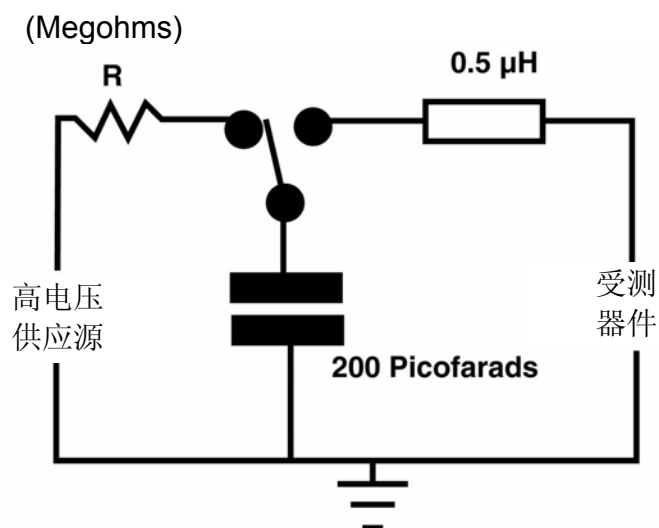


图3：典型机器模型电路

嵌入式器件模型（SDM）测试

这种模型原是为了测试 CDM 的一种有效方法。器件经嵌入插座后，以高电压源充电，然后通过继电器接地放电。惟这种方式无法保证和 CDM 标准的相关性，且对 SDM 测试器的特有设计依赖性也过大。何况，现今也找不到商用的 SDM 测试系统。标准作业（SP）SDM-5.3.2 于 2002 年初版，2013 年再版。可参考静电放电协会的技术报告 ESD TR5.3.2（原 TR08-00）插座式器件模型（SDM）测试仪中有关 SDM 优劣的讨论。

器件敏感度分级

HBM 和 CDM 测试方法中包含分级系统，用来界定组件对特定模型的敏感度（见表 1 和表 2）。分级有许多优点，它可根据组件的 ESD 敏感度予以简单分组和比较，也可作为组件 ESD 保护等级的指针。

表 1：ANSI/ESDA/JEDEC JS-001 之表 3—HBM ESD 组件等级

分级	电压范围(V)
0A	< 125
0B	125 to < 250
1A	250 to < 500
1B	500 to < 1,000
1C	1,000 to < 2000
2	2000 to < 4000

3A	4000 to < 8000
3B	≥ 8000

表 2: ANSI/ESDA/JEDEC JS-002 之表 3—CDM ESD 组件等级

分类	电压范围(V)
C0A	< 125
C0B	125 to < 250
C1	250 to < 500
C2A	500 to <750
C2B	750 to < 1,000
C3	≥ 1,000

目前的 HBM 和标准将等级 0 分成两个耐受电压位准，其中等级 0A 的敏感度小于 125 伏特，而等级 0B 从 125 伏特到小于 250 伏特。

若处理等级 0A 物体（即低于 125 伏特），须提高方案能力。基本上，为良好控制环境，以减少 0A 等级 ESD 损害发生的可能性，必须提高 ESD 防护的重复性，作法是加入 EPA ESD 控制物体；为确保它们正常运作，须增加这些 ESD 控制物体认证检验频率，甚至采用更严格的限制条件。

组件应同时用人体模型（HBM）和带电器件模型（CDM）进行分级。这样可提醒潜在在组件使用者控制环境，不论组装和制造是由人员或是自动化机械来操作。

惟须注意，这些分级系统和组件敏感度测试结果只能作为一般指标，并不是绝对的。测试数据所仿真界定的事件，只能产生狭窄有限的的数据，须认真考虑及谨慎使用。这两种 ESD 模型代表的是归类 ESD 损害时的不同观点。数据点本身是具参考价值的，但将数据任意用于真实世界场景可能会有误导性。这些数据在比较不同器件时具有实用性，并可作为一个起步点，让您在此开始建立您的 ESD 控制方案。

摘要

为免遭受 ESD 影响，器件故障模型和器件测试等方法设定了电子设备和组件的静电放电敏感度。这个关键信息可让您设计出更有效的 ESD 控制方案。但，设备还是有可能变越来越敏感。静电放电协会的白皮书「**静电放电技术准则—2010 年 4 月修订**」(*Electrostatic Discharge (ESD) Technology Roadmap – Revised April 2010*) 中提及：「电子器件从 2010 到 2015 年间及以后，敏感度将会越来越高，各公司应立即监测各种制程的防静电能力。」厂房的 ESD 控制会是一个越来越吃重的角色，因为在工业中 HBM（人体模型）和 CDM（带电器件模型）敏感的产品设计已经泛滥。人员操作的 ESD 敏感器件之人员接地系统，其人体电压必须低于 100 伏特。

进一步参考信息:

- ANSI/ESDA/JEDEC JS-001 *Electrostatic Discharge Sensitivity Testing – Human Body Model* (静电放电敏感度测试—人体模型), ESD Association, Rome, NY.
- ESD STM5.2-2009: *Electrostatic Discharge Sensitivity Testing – Machine Model* (静电放电敏感度测试—机器模型), ESD Association, Rome, NY.
- ESD STM5.3.1-2009: *Electrostatic Discharge Sensitivity Testing – Charged Device Model* (静电放电敏感度测试—带电器件模型), ESD Association, Rome, NY.
- ANSI/ESDA/JEDEC JS-002 *Electrostatic Discharge Sensitivity Testing – Charged Device Model* (静电放电敏感度测试 - 带电器件模型), ESD Association, Rome, NY.
- ESD TR 5.3.2-2013 (formerly TR08-00): *Socket Device Model (SDM) Tester* (嵌入式器件模型 (SDM) 测试仪), ESD Association, Rome, NY.
- ESD Industry Council White Paper 1: “A Case for Lowering Component Level HBM/MM ESD Specifications and Requirements (降低组件级ESD CDM规格及要求之案例),” August 2008, and ESD Association’s White Paper “*Electrostatic Discharge (ESD) Technology Roadmap* (静电放电技术准则) – Revised April 2010” <http://www.esda.org/IndustryCouncil.html>.
- ESD Industry Council White Paper 2: “A Case for Lowering Component Level CDM ESD Specifications and Requirements (降低组件级ESD CDM规格及要求之案例),” March 2009, <http://www.esda.org/IndustryCouncil.html>.
- “Process ESD Capability Measurements (进行ESD能力测量),” Steinman, Arnold, EOS/ESD Symposium Proceedings, 2012, p. 211, ESD Association, Rome, NY.
- “Is there a Correlation Between ESD Qualification Values and the Voltages Measured in the Field? (ESD合格值和电场量测电压间是否存在相关性?),” Gaertner, Reinhold and Stadler, Wolfgang, EOS/ESD Symposium Proceedings, 2012, p. 198, ESD Association, Rome, NY.
- “A Closer Look at the Human ESD Event (人体ESD事件深论),” Hyatt, Hugh, et al, EOS/ESD Symposium Proceedings, 1981, ESD Association, Rome, NY.
- “Charged Device Model Testing: Trying to Duplicate Reality (带电器件模型测试: 实况复制),” Avery, L.R., EOS/ESD Symposium Proceedings, 1987, ESD Association, Rome, NY.
- “Critical Issues Regarding ESD Sensitivity Classification Testing (ESD敏感度分级测试之关键课题),” Pierce, Donald C., EOS/ESD Symposium Proceedings, 1987, ESD Association, Rome, NY.
- “Beyond MIL HBM Testing - How to Evaluate the Real Capability of Protection Structures (如何评估防护架构的实力—除了MIL HBM测试之外),” Avery, L.R., EOS/ESD Symposium Proceedings, 1991, ESD Association, Rome, NY.

- “Mechanisms of Charged-Device Electrostatic Discharges (带电器件模型的静电放电机制),” Renninger, Robert G., *EOS/ESD Symposium Proceedings, 1991*, ESD Association, Rome, NY.
- “Analysis of HBM ESD Testers and Specifications Using a 4th Order Lumped Element Model (使用第四阶集总电路分析HBM ESD测试仪和规格值),” Verhaege, Koen, et al, *EOS/ESD Symposium Proceedings, 1993*, ESD Association, Rome, NY.
- “A Comparison of Electrostatic Discharge Models and Failure Signatures for CMOS Integrated Circuit Devices (CMOS集成电路装置的静电放电模型和故障特性比较),” Kelly, M., et al, *EOS/ESD Symposium Proceedings, 1995*, ESD Association, Rome, NY.
- “Study of ESD Evaluation Methods for Charged Device Model (ESD带电器件模型评估方法之研究),” Wada, Tetsuaki, *EOS/ESD Symposium Proceedings, 1995*, ESD Association, Rome, NY.
- “A Compact Model for the Grounded-Gate nMOS Behavior Under CDM ESD Stress (在CDM ESD应力下, 接地栅nMOS行为的紧凑模型),” Russ, Christian, et al, *EOS/ESD Symposium Proceedings, 1996*, ESD Association, Rome, NY.
- “Recommendations to Further Improvements of HBM ESD Component Level Test Specifications (提升HBM ESD组件级测试规格之建议),” Verhaege, Koen, et al, *EOS/ESD Symposium Proceedings, 1996*, ESD Association, Rome, NY.
- “Very Fast Transmission Line Pulsing of Integrated Structures and the Charged Device Model (集成结构的极速传输线脉冲与带电器件模型),” Gieser, H., and Haunschild, M., *EOS/ESD Symposium Proceedings, 1996*, ESD Association, Rome, NY.
- “Investigation into Socketed CDM (SDM) Tester Parasitics (调查嵌入式CDM (SDM) 测试仪寄生效应),” Chaine, M., et al, *EOS/ESD Symposium Proceedings, 1998*, ESD Association, Rome, NY.
- “Issues Concerning CDM ESD Verification Modules-The Need to Move to Alumina (CDM ESD验证模块之课题—移转至氧化铝极品之需要),” Henry, L.G., et al, *EOS/ESD Symposium Proceedings, 1999*, ESD Association, Rome, NY.
- “The Importance of Standardizing CDM ESD Test Head Parameters to Obtain Data Correlation (了解标准化CDM ESD测试头参数的重要以求数据相关性),” Henry, L.G., et al, *EOS/ESD Symposium Proceedings, 2000*, ESD Association, Rome, NY.
- “Component Level ESD Testing (组件级ESD测试),” Review Paper, Verhaege, Koen, *Microelectronics Reliability Journal, 1998*.